

C-11-3 MOSFET しきい値電圧ばらつき評価用試験回路 A Test Circuit for Measuring MOSFET Threshold Voltage Mismatch

寺田和夫 永光正知
Kazuo Terada Masatomo Eimitsu

広島市立大学 情報科学部
Faculty of Information Sciences, Hiroshima City University

1. まえがき

MOSFET しきい値電圧ばらつきを測定するため、幾つかの試験回路が提案されている。その多くは、デコーダ回路を内蔵することによって、少ない探針用パッドで大量の単体 MOSFET のしきい値電圧を測定できるようにしたものである。[1] そのためこれらの試験回路では、複雑な測定手続きと統計的な計算が必要であった。本発表では、単純な DC 電流を測定するだけで、簡単にしきい値電圧ばらつきを求めることができる試験回路を提案する。[2]

2. 試験回路とその動作原理

図1は本試験回路を示す。それは、対となる MOSFET "1"と"2"が直列に接続され、その中間節点がスイッチ"SW"を通して共通線につながれた多数のセルで構成されている。しきい値電圧のばらつきを表わす標準偏差を σ_{VT} とし、MOSFET をサブスレッシュホールド領域で動作させる場合を考える。

共通ゲートの電圧 V_{G1} , V_{G2} に $|V_{G1} - V_{G2}| \gg \sigma_{VT}$ を満たすような電圧を供給すると、SW がオフのとき、全てのセルの中間節点の電圧 V_M は電源電圧 V_{DD} か 0V になる。その理由は(1)しきい値電圧 V_{TH} がばらついたとしても、対となる MOSFET の $V_G - V_{TH}$ の大小関係が全てのセルで同じになること、(2)サブスレッシュホールド電流が $V_G - V_{TH}$ の指数関数に比例するため、両 MOSFET のチャネル抵抗比が大きくなること、である。そのため、SW をオンにしても V_M はほとんど変化せず、その結果 V_{DD} から GND に流れる電流もほとんど変化しない。

一方、 $|V_{G1} - V_{G2}|$ が σ_{VT} と同程度か小さいとき、SW がオフならば、 V_M は対となる MOSFET のしきい値電圧の組み合わせによって、セルごとにいろいろな値を取る。そのため、SW をオンにすると各セルの V_M は共通の値 ($\sim V_{DD}/2$) に変化し、その結果 V_{DD} から GND に流れる電流はオフのときよりも大きくなる。

以上のことから、固定した V_{G2} に対して V_{G1} を変化させて、SW がオンとオフのときの電流 I_{ON} と I_{OFF} を測定し、その比 $AP = I_{ON}/I_{OFF}$ をプロットすると、図2のようなピークをもつ曲線が得られる。ピークは $V_{G1} = V_{G2}$ にあり、その値は $\exp(a^2 \sigma_{VT}^2)$ で近似できることが示されている。ここで a はサブスレッシュホールドスロープ S から導かれる定数である。

3. 実験結果

本試験回路の動作を確認するため、実際に回路を試作測定した。図2はチャネル幅/長が $10/0.6\mu\text{m}$ 、セル数 400 のテスト回路の測定結果である。同図には回路シミュレーションから得られた結果も示してある。しきい値電圧を乱

数でばらつかせた MOSFET を用いてセル数 200 の試験回路を構成し、その電流から計算した AP を示している。シミュレーションは測定結果と良く一致しており、そのピーク値から σ_{VT} を求めることができる。得られた σ_{VT} の値、そのチャネル長あるいは基板電圧依存性はもっともらしいものであった。

4. まとめ

単純な DC 電流を測定するだけで、簡単にしきい値電圧ばらつきを求めることができる試験回路を提案し、試作した回路を用いて、その動作を確認した。

参考文献) [1] Y. Shimizu, et al., Proc. ICMTS, p.49, (2002), [2] K. Terada, et al., Proc. ICMTS, p. 227, (2003)

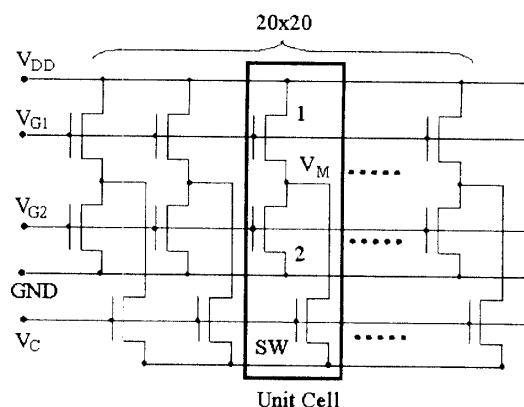


図1 「しきい値電圧ばらつき試験回路の構造」

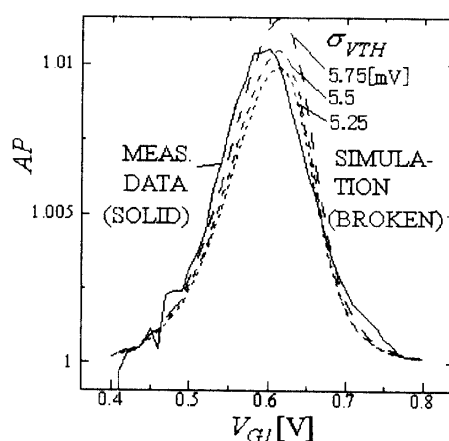


図2 「AP と V_{G1} の関係、 $V_{G2} = 0.6V$ 」