

並列接続 MOSFET を用いたしきい値電圧標準偏差の測定評価

寺田 和夫[†] 最上 徹^{††}

Measurement of Standard Deviation for Threshold Voltage Using Parallel-Connected MOSFETs

Kazuo TERADA[†] and Toru MOGAMI^{††}

あらまし 大量の同一構造 MOSFET を並列接続したテスト回路を用いて、しきい値電圧の標準偏差を簡単に測定する方法を提案している。このテスト回路を一つの MOSFET とみなし、そのドレイン電流とゲート電圧の関係からしきい値電圧を抽出すると、その値は同回路に含まれるすべての MOSFET のしきい値電圧の平均値よりも標準偏差に関係した量だけ異なる値を示す。このことを利用すると、MOSFET のしきい値電圧標準偏差を簡単に測定することができる。本論文はその測定原理、単体 MOSFET を用いたその実験的確認、そして精度に関する議論を述べている。

キーワード MOSFET, しきい値電圧, 標準偏差, ドレイン電流, テスト回路, 並列接続

1. ま え が き

MOSLSI の高集積化が進むに従い、MOSFET 特性の標準偏差を簡単に測定評価する方法が重要になっている。LSI に集積されたすべての MOSFET の特性を測定して、そのデータを統計処理すれば正確な標準偏差を得ることができる。しかし、高集積化が進んだ LSI においてそのような測定をすることは現実的ではない。通常は多数の MOSFET の特性を測定して、そのデータから得た標準偏差が LSI に集積されたすべての MOSFET 特性の標準偏差の良い近似値であるとみなす。ただ、多数の MOSFET すべてに探針を立てるパッドを用意するのでは、そのための面積が膨大になり、問題である。そのため例えば、デコーダ回路や一部の測定機能をもった回路を内蔵させて、パッド面積を節約したテスト回路が提案されている[1]~[3]。しかし、そのようなテスト回路では、測定が複雑であること、その結果測定 MOSFET 数を増やすと測定に時間がかかること、などの問題をもっている。

この論文では、測定の手間を大きく低減して、しきい値電圧標準偏差を求めるためのデータを直接測定する専用のテスト回路を提案する。このテスト回路では個々の MOSFET のしきい値電圧を測定することはできない。しかし、しきい値電圧がガウス分布していることを仮定した場合の標準偏差を計算するのに必要なデータを、簡単な DC 測定によって得ることができる。このようなテスト回路としては、例えば MOSFET のコンダクタンスの平均値や標準偏差などを計算するためのデータを測定するものが提案されている[4]。ただこのテスト回路では、コンダクタンスの標準偏差を求めることはできるが、しきい値電圧のそれを求めることはできない。本論文ではまず、ここで提案したテスト回路を用いたしきい値電圧標準偏差の測定原理を説明し、次に MOSFET の実測データを用いた検証、測定精度に関する考察をそれぞれ述べる。

2. しきい値電圧の定義

MOSFET のしきい値電圧の測定値はドレイン電流の測定値から抽出される。ドレイン電流の測定値が、しきい値電圧をその中に含むドレイン電流の理論近似式を満たしていると仮定し、その近似式からしきい値電圧を決めるのである。簡単のため、以後 n チャネル MOSFET の場合を考える。その場合、その飽和領域の

[†] 広島市立大学情報科学部, 広島市
Faculty of Computer Sciences, Hiroshima City University, 151-5
Ozuka, Numata-Cho, Asaminami-Ku, Hiroshima-shi, 731-31 Japan
^{††} 日本電気(株)マイクロエレクトロニクス研究所, 相模原市
Microelectronics Research Laboratories, NEC Corporation, 1120
Shimokuzawa, Sagami-hara-shi, 229 Japan

ドレイン電流 I_{DS} の理論近似式として

$$I_{DS} = \beta(V_G - V_{TH})^2/2 \quad (1)$$

がある[5]. ここで β は利得定数, V_G はゲート電圧, V_{TH} は理論しきい値電圧をそれぞれ表す. この式の場合, $\sqrt{I_{DS}}$ と V_G は直線関係になることから, 両者の直線関係を外挿し, $\sqrt{I_{DS}}=0$ となるとききの V_G から V_{TH} を抽出できる. このような MOSFET のしきい値電圧を含むドレイン電流の理論近似式は一つではなく, 例えばサブスレッショルド領域のドレイン電流の式, 線形領域のドレイン電流の式などいくつもある. そのため, しきい値電圧の測定値には複数の定義が存在する.

ここでは次の3種類のしきい値電圧の測定値の定義を考える.

- V_{TH1} : 飽和領域の $\sqrt{I_{DS}} - V_G$ 特性から抽出した値
- V_{TH2} : 線形領域の $I_{DS} - V_G$ 特性から抽出した値
- V_{TH3} : サブスレッショルド領域のドレイン電流が与えられた値に等しいときのゲート電圧

V_{TH1} は上述の飽和領域のドレイン電流理論近似式(式(1))を用いて抽出したものである. V_{TH2} は線形領域のドレイン電流の理論近似式

$$I_{DS} = \beta \left(V_G - V_{TH} - \frac{V_D}{2} \right) V_D \quad (2)$$

を用いて, 抽出したものである. ここで V_D はドレイン電圧を表す. 式(2)によると, I_{DS} と V_G の直線関係を $I_{DS}=0$ まで外挿したときの V_G が $V_{TH} + V_D/2$ であるから, これから V_{TH2} を計算できる. V_{TH3} はサブスレッショルド領域のドレイン電流の理論近似式

$$I_{DS} = K \cdot \frac{W}{L} \cdot \exp\left\{ \frac{q}{nkT} (V_G - V_{TH}) \right\} \quad (3)$$

を用いて, 抽出したものである[6], [7]. この式で K は移動度やドレイン電圧などの影響を含む項, W はチャンネル幅, L はチャンネル長, k はボルツマン定数, T は温度, q は電気素量, $n=1+C_d/C_{ox}$, C_d は単位面積当たりの MOS 表面空乏層容量, C_{ox} は単位面積当たりのゲート容量をそれぞれ表す. この関係式から, $I_{DS} = KW/L$ となるとききの V_G が V_{TH} となることがわかる. このことを利用して, 測定で得た V_G と I_{DS} の関係から内挿法によって V_{TH3} を求めることができる.

上記の式(1)~(3)はあくまでも近似式であり, 実測した電流電圧特性に対して厳密に成立する保証はない. 実際, 図1に示すように, 飽和領域における $\sqrt{I_{DS}}$ と V_G の関係あるいは線形領域における I_{DS} と V_G の関係は直線ではなく, 曲線になる. この図は本論文後半でその実測しきい値電圧を議論する MOSFET の電流電圧特

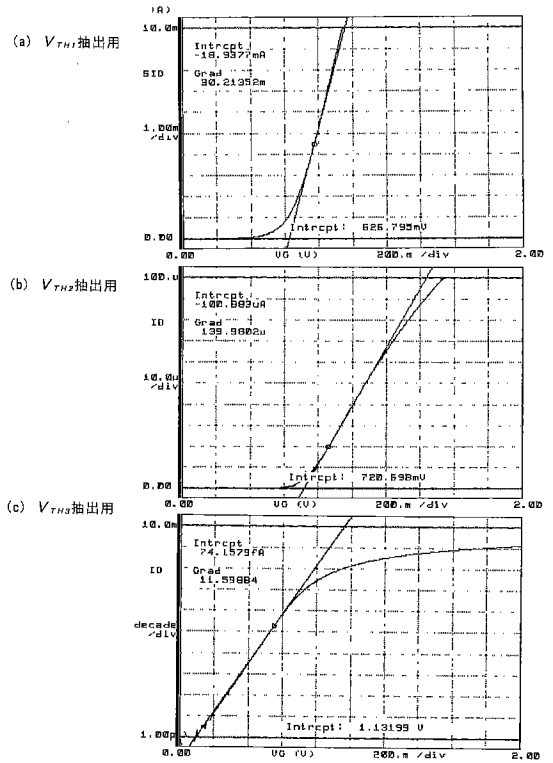


図1 しきい値電圧抽出に使った3種類の電流電圧特性 (a) V_{TH1} 抽出用 $\sqrt{I_{DS}} - V_G$ 特性, SID は $\sqrt{I_{DS}}$ のこと $I_{VTH1}=20 \mu A$ としたので $\sqrt{I_{DS}} = \sqrt{20 \mu A}$ に接線を引いている. (b) V_{TH2} 抽出用 $I_{DS} - V_G$ 特性. (c) V_{TH3} 抽出用 $\log I_{DS} - V_G$ 特性. 使用した素子: ウェーハ T34, $W/L=10/0.5 \mu m$, 測定条件: 4. 参照のこと
Fig. 1 Drain current vs. gate voltage relation used in threshold voltage extraction.

性の一例を示す. そのため, V_{TH1} と V_{TH2} の値はそれを外挿するための接線を引く場所の選び方に依存して変わってしまう. 一方, V_{TH3} の測定値は K の値に依存するが, K に移動度が含まれることから, その値を正確に決めることは難しい. 移動度は容易に測定できない量である上, 測定条件やデバイス構造によって変化するからである. 以上のような理由から, 本論文ではあらかじめ I_{VTHi} ($i=1,2,3$) を与え, それを用いてしきい値電圧の測定値を定義する. すなわち, V_{TH1} と V_{TH2} は $I_{DS} = (I_{VTH1}, I_{VTH2}) \times (W/L)$ となる点に接線を引き, それを外挿して抽出したもの, V_{TH3} は $I_{DS} = I_{VTH3} \times (W/L)$ となる V_G と, それぞれ定義する.

実際の測定においては, I_{VTH1} と I_{VTH2} として, 「オン電流であること」と「寄生抵抗や移動度の低下の影響を減らすためになるべく小さい値であること」の2条件を満たすような値, $1 \mu A$ を使用した. $\log I_{DS} - V_G$

特性にはきれいな直線関係を示す部分がある。 $I_{V_{TH3}}$ としては、 I_{DS} がこの直線部分にくるような値、10 nA を使用した。式(3)によれば $I_{V_{TH3}}=K$ である。また、ここで使用したゲート酸化膜厚 10 nm の MOSFET では $K \sim 0.5 \mu A$ であるという報告がある[7]。しかし、それは厳密ではない上、その点は $\log I_{DS}-V_G$ 特性が曲線になる部分にある。 $I_{V_{TH3}}$ として I_{DS} がこの直線部分にくるような値とすれば、 $I_{V_{TH3}}$ の値の違いはしきい値電圧を定数分ずらせば補正できる。しかし、 $I_{V_{TH3}}$ として I_{DS} が曲線部分にくるような値とすれば、 $I_{V_{TH3}}$ の違いの補正に曲線の曲率分の不確定さが含まれてしまう。そこで、我々は $I_{V_{TH3}}$ として I_{DS} がこの直線部分にくるような値とした。

3. 測定原理

大量の同一構造 n チャンネル MOSFET を考え、それらの理論しきい値電圧 V_{TH} が平均値 m を中心に標準偏差 σ でガウス分布していると仮定する。次に、そのような MOSFET を多数並列に接続したテスト回路を考え、そのドレイン電流の測定値を MOSFET 数で割って規格化した量を PI_{DS} とする。この量はテスト回路にある全 MOSFET のドレイン電流の平均値であるから、MOSFET 数が十分に大きい場合、確率密度関数を掛けて積分した次式で近似できる。

$$PI_{DS} \doteq K \frac{W}{L} \int_{-\infty}^{\infty} I_{DS} \frac{1}{\sqrt{2\pi}\sigma} \exp\left\{-\frac{(V_{TH}-m)^2}{2\sigma^2}\right\} dV_{TH}$$

サブスレッショルド領域のドレイン電流の場合、 I_{DS} に式(3)を代入することにより次式が得られる。

$$PI_{DS} \doteq K \frac{W}{L} \int_{-\infty}^{\infty} \exp\left\{\frac{q}{nkT}(V_G - V_{TH})\right\} \frac{1}{\sqrt{2\pi}\sigma} \exp\left\{-\frac{(V_{TH}-m)^2}{2\sigma^2}\right\} dV_{TH} \quad (4)$$

式(4)の積分は \exp の中を V_{TH} を含む項の 2 乗の形に変形して、変数変換することにより実行でき、

$$PI_{DS} \doteq K \frac{W}{L} \exp\left\{\frac{q}{nkT}\left(V_G - m + \frac{q}{2nkT}\sigma^2\right)\right\} \quad (5)$$

と表せる。式(3)と式(5)を比較することによって、テスト回路を一つの MOSFET とみなして、そのドレイン電流から V_{TH3} を抽出した値 PV_{TH3} はしきい値電圧の平均値よりも $q\sigma^2/2nkT$ だけ低くなることがわかる。すなわち、

$$PV_{TH3} \doteq m - q\sigma^2/2nkT \quad (6)$$

となる。これと同様に、テスト回路を一つの MOSFET とみなして、そのドレイン電流を規格化したものから

V_{TH1} と V_{TH2} を抽出したものは、

$$PV_{TH1} \doteq m - \sigma/2 \quad (7)$$

$$PV_{TH2} \doteq m \quad (8)$$

となる。なお、式(7)の導出において、 $\sqrt{PI_{DS}}$ を σ が小さいと仮定して線形化する近似を使用した。

I_{DS} と V_G の関係を示すグラフ(図1)を考えると、しきい値電圧の変化は各曲線を横軸 (V_G 軸) 方向にずらすことに対応する。また、テスト回路のドレイン電流を測定し、それをチャンネル幅/長で規格化することは、横軸方向にずれた大量の曲線を加算平均することに対応する。そのため、線形領域の I_{DS} と V_G の関係を使用した場合には、個々の I_{DS} と V_G の関係から抽出したしきい値電圧の平均 ($\overline{V_{TH2}}$) と、テスト回路の I_{DS} と V_G の関係から抽出したしきい値電圧 (PV_{TH2}) は一致する。それはまた、平均値 m の良い近似を与える。一方、 V_{TH1} や V_{TH3} を抽出する場合に用いる I_{DS} と V_G の関係では、その傾きが線形よりも大きい場合、平均よりも低いしきい値電圧の MOSFET のドレイン電流の影響が大きくなる。そのためその分、 PV_{TH1} 、 PV_{TH3} は $\overline{V_{TH1}}$ 、 $\overline{V_{TH3}}$ よりも、しきい値電圧の標準偏差 σ に関係して、低くなる。なおここで用いた記号、 PV_{TH1} 、 PV_{TH3} 、 $\overline{V_{TH1}}$ 、 $\overline{V_{TH3}}$ の定義は PV_{TH2} 、 $\overline{V_{TH2}}$ と同様の測定値であり、しきい値電圧分布の平均値 m とは区別する。

ここまでは、ここで考えている 3 種類のしきい値電圧の測定値がいずれも MOSFET の理論しきい値電圧 V_{TH} を近似しており、それらの平均値 $\overline{V_{THi}}$ ($i=1,2,3$) は m の良い近似値になると考えてきた。しかし、実際の測定においてはしきい値電圧の測定値が IV_{THi} ($i=1,2,3$) の値の決め方などに依存することから、それらが一致することはなく、少しずれることが予想される。今後はそれらのずれ

$$\Delta_i = V_{THi} - V_{TH} \quad (i=1,2,3) \quad (9)$$

を考慮して議論を進める。ただ、しきい値電圧の理論値も 3 種類の測定値も同じものであるから、その振舞いは同じと考えることができるので、「 Δ_i が個々の MOSFET に対して一定である」と仮定することが妥当である。その場合、式(9)は V_{THi} だけでなく $\overline{V_{THi}}$ 、 PV_{THi} に対しても成り立つから、上記の式(6)~(8)は次のように書き直せる。

$$PV_{TH3} \doteq \overline{V_{TH3}} - q\sigma^2/2nkT \quad (6')$$

$$PV_{TH1} \doteq \overline{V_{TH1}} - \sigma/2 \quad (7')$$

$$PV_{TH2} \doteq \overline{V_{TH2}} \quad (8')$$

上記の性質を利用すれば、大量の同一構造

MOSFET を並列接続したテスト回路を用いて、しきい値電圧の標準偏差 σ を測定することができる。まず単体の MOSFET の特性を測定して、測定方法の違いから予想されるしきい値電圧の差 $\Delta_{12} = V_{TH1} - V_{TH2}$ と $\Delta_{32} = V_{TH3} - V_{TH2}$ が求まっているものとする。式(6')~(8')をそれらの平均値 $\overline{\Delta_{12}}$, $\overline{\Delta_{32}}$ を使って補正すると、

$$\sigma \doteq 2(PV_{TH2} - PV_{TH1} + \overline{\Delta_{12}}) \quad (=P_{s1}) \quad (10)$$

$$\sigma \doteq 2S(PV_{TH2} - PV_{TH3} + \overline{\Delta_{32}})/\ln 10 \quad (=P_{s3}) \quad (11)$$

が得られる。式(11)ではスロープ S (サブスレッシヨルド特性の傾き: $dV_C/d(\log I_{DS}) = \ln 10 \cdot nkT/q$ という関係を用いた。なおこれらの式の左辺 σ の近似値として、測定値からこれらの式を用いて計算したものを今後 P_{s1} , P_{s3} という記号で表す。

4. 測定結果

単体 MOSFET を用いて、3. で述べた測定方法を実験的に検証した。この測定に使用した試料は、p 型(100)基板上にシリコンゲート CMOS プロセスで形成した n チャネル・シングルドレイン・MOSFET である。設計チャンネル幅は 0.4~10 μm , P ウェル濃度 $7 \times 10^{16} \text{cm}^{-3}$, ゲート酸化膜厚 10 nm, チャネルボロン 30 keV, 0.0, 2.0, $4.0 \times 10^{12} \text{cm}^{-2}$ の 3 水準, ソースドレインヒ素 30 keV, $5.0 \times 10^{15} \text{cm}^{-2}$, 同活性化 900°C , 10 分である。測定には HP-4156A を使い、各単体 MOSFET に対して 3 種類の $I_{DS} - V_C$ 特性を測定し、その測定データを計算機で処理した。測定した単体 MOSFET は 1 チップ当たり一つずつあるので、それぞれのチップから 1 組のデータが取れる。それらの各データからは、まず個々の MOSFET の 3 種類のしきい値電圧とスロープ S を計算する。次に、各データを加算することによって、各チップにある MOSFET を並列接続した回路の $I_{DS} - V_C$ 特性を得ることができ、それからテスト回路のしきい値電圧に相当する量を抽出する。測定に使用した条件は、 $I_{VTH1} = I_{VTH2} = 1 \mu\text{A}$, $I_{VTH3} = 10 \text{nA}$, 測定時のドレイン電圧は 1 V (V_{TH1} , V_{TH3}) と 0.05 V (V_{TH2}), 基板電圧は断らない限り 0 V である。MOSFET の $I_{DS} - V_C$ 特性は図 1 に示すとおりである。この図では $I_{DS} - V_C$ 特性の全体が測定されているが、実際の測定においては $I_{DS} = I_{VTHi}$ ($i=1, 2, 3$) の近辺のみを拡大して測定している。そうすれば、測定時の V_C の刻みと I_{DS} の測定レンジを小さくして、測定精度を高めることができるからである。今回は、ばらついたしきい値電圧を含むようにその測定範囲を制限し、抽出したしきい値電圧の繰返し測定に対する確定誤差が 1 mV 以下になる

表 1 しきい値電圧の測定値 (単位 mV, S は mV/dec)
Table 1 Measured threshold voltage values (Unit: mV, mV/dec for S).

MOSFET		V_{TH1}	V_{TH2}	V_{TH3}	S	$ \Delta_{32} $	PV_{TH2}	PV_{TH3}
T34 W/L= 10/0.4 μm	AVE.	476.2	608.8	396.2	89.4	212.7	608.4	388.7
	STDEV.	25.4	17.6	28.7	3.8	14.8		(23.3)
T34 W/L= 10/0.45 μm	AVE.	572.8	662.6	497.6	87.5	165.0	662.5	495.8
	STDEV.	9.9	6.9	11.2	0.8	5.8		(11.4)
T34 W/L= 10/0.5 μm	AVE.	623.5	689.9	549.2	88.7	140.7	689.7	548.1
	STDEV.	8.8	7.8	9.2	5.1	2.6		(8.3)
T34 W/L= 0.8/0.8 μm	AVE.	654.5	719.3	583.0	89.4	136.3	719.1	581.9
	STDEV.	7.7	9.5	8.0	1.3	4.7		(8.4)
T32, W/L= 10/0.4 μm , V _{Sub} =-1V	AVE.	142.6	302.4	65.9	89.2	236.6	302.0	62.0
	STDEV.	17.2	12.0	20.8	13.1	10.3		(16.2)
T36 W/L= 10/0.4 μm	AVE.	736.5	839.6	655.4	91.9	184.3	841.6	653.2
	STDEV.	11.6	7.9	12.2	0.5	7.1		(18.1)

T32, T34, T36 はウエハ番号であり、それぞれチャネルボロン注入量が 0.0, 2.0, $4.0 \times 10^{12} \text{cm}^{-2}$ である。P V_{THi} の列のカッコ内の数値は(11)式を用いて計算した P_{s3} の値である。

ようにした。

表 1 に今回測定した結果を示す。チップ寸法と使用したウェーハプローバの関係で測定できるチップ数が限られているため、10 チップ分のデータを使用した。この測定では個々の単体 MOSFET のしきい値電圧 V_{THi} ($i=1, 2, 3$), S を測定しているため、その平均値 $\overline{V_{THi}}$, S , 標準偏差 s_i ($i=1, 2, 3$) と $\Delta_{32} = V_{TH3} - V_{TH2}$ を計算できる。表 1 のそれぞれの列の AVE., STDEV. の行にはそのような計算で得られた平均値と標準偏差の値を示している。表 1 の PV_{TH2} , PV_{TH3} の列はテスト回路のしきい値電圧を示している。 PV_{TH3} の列の括弧内の数値は後で述べるように、式(11)を用いて計算した P_{s3} の値である。なお、同様の方法で PV_{TH1} も求めたが、後で述べる理由によりここには表示しない。

式(6')を変形すると

$$V_{TH3} - PV_{TH3} \doteq q\sigma^2/2nkT \quad (12)$$

となる。この式の左辺は大量の MOSFET を並列接続することによるしきい値電圧の低下量 ($V_{th-shift}$ と呼ぶ) を表しているから、それは σ^2 に比例することがわかる。図 2 は $V_{th-shift}$ と σ の関係を計算したものであり、そこには更に σ の代わりに s_3 を代入した測定値をプロットしてある。

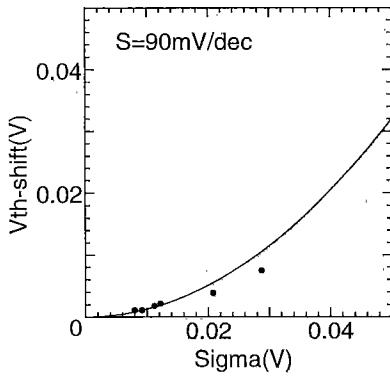


図2 $V_{th-shift}$ と σ の関係
Fig. 2 $V_{th-shift}$ vs. σ relation.

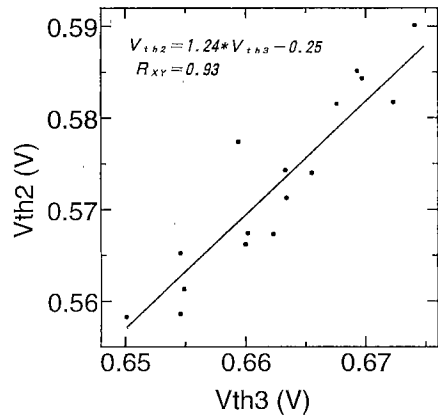


図3 V_{TH3} と V_{TH2} の相関関係
Fig. 3 Correlation between V_{TH3} and V_{TH2} (T34, W/L=10/0.45 μm).

5. 考 察

表1から次のことがわかる。まず、 $|\Delta_{32}|$ の標準偏差が V_{TH2} 、 V_{TH3} のそれよりも小さい。このことは、 V_{TH2} 、 V_{TH3} の値がばらついても両者は同じようにばらつくため、差 $\Delta_{32}=V_{TH3}-V_{TH2}$ はそれほど大きくばらつかないことを示している。このことは両者の相関関係の一例を示した図3や、どのデータでも相関係数の絶対値が0.9程度になることから確認できる。次に、 PV_{TH2} と V_{TH2} の値はよく一致している。このことは式(8)が成り立つことを実際のデータで確認している。以上二つの事実から、式(6)の m を PV_{TH2} と Δ_{32} を用いて近似し、式(11)を導出した手続きが妥当であることが確認できる。

図4に s_3 と Ps_3 の相関関係を示す。これらは、表1の V_{TH3} と PV_{TH3} の列の標準偏差の行の数値をプロットしたものである。両者はよく一致している。 s_3 は、個々のデータから直接計算した標準偏差であるから、当然 σ に近いはずである。よって、このことは式(11)が成り立つことを実際のデータで確認している。同様のことは図2に示した、 $V_{th-shift}$ と σ の関係のグラフにプロットした測定点からも確認できる。

上記のように、実際のMOSFETを用いた測定結果から、式(11)を用いて計算した Ps_3 が σ の良い近似値になっていることが確認できる。ここではその精度について考察する。上記の議論では次の近似が行われている。

(1) $\overline{V_{TH2}}$ と $\overline{V_{TH3}}$ にずれを考慮したものを m の近似値とする、

(2) ずれを一定値と仮定し、 Δ_{32} を用いた近似を行

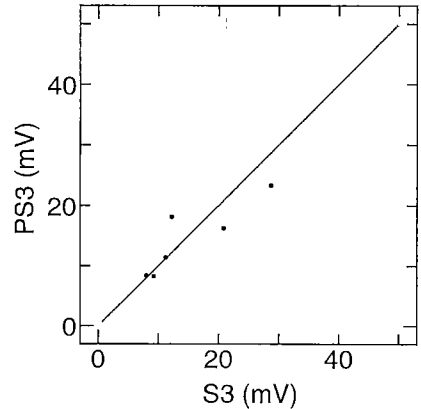


図4 s_3 と Ps_3 の相関関係
Fig. 4 Correlation between s_3 and Ps_3 .

う、

(3) s_3 を σ の近似値とする、そして

(4) S の平均値を $\ln 10 \cdot nkT/q$ の近似値とする。

(1)の近似の精度は平均値の推定の精度である。今回は測定データ数が10なので、信頼係数0.8の区間推定をすると、 $|x-m| < 0.46s$ と表せる。ここで、 x と s は測定データより求めた平均値と標準偏差であり、 m は母集団の平均である。(2)の仮定は、 Δ_{32} の標準偏差が V_{TH2} 、 V_{TH3} の標準偏差より小さいことから妥当と考えられる。その近似の精度は(1)と同様に平均値の推定の精度であるが、その標準偏差が V_{TH2} 、 V_{TH3} の標準偏差より小さいことから、全体の精度を支配するものではないと考えられる。(3)の精度は標準偏差の推定の精度である。(1)と同様に、信頼係数0.8の区間推定をすると、 $|s_2 - \sigma_2| < 2.16s_2$ と表せる。(4)の精度も(2)と同

様に S の標準偏差が小さいので全体の精度を支配するものではないと考えられる。以上のことから、上記の近似の精度は(1)と(3)に支配され、 s と同じ程度であることがわかる。今回の測定のように測定 MOSFET 数が少ないと精度が低い。それでも上記の結果から、 Ps_3 が σ の振舞いを示す指標になると結論することは可能である。今後、大量の同一構造 MOSFET を並列に接続した専用テスト回路を用意できれば、このことは改善できる。

以上の議論は PV_{TH3} を用いた測定に関するものだけである。同様の議論は、 PV_{TH1} を用いた測定に対してもできるはずである。しかし、今回の測定ではその結果は予想に反し、 Ps_1 は σ の良い近似を与えない。その原因は、図 1 に示されるように $\sqrt{I_{DS}}$ と V_G の関係が直線にならないことにあると考えられる。短チャネル MOSFET ではキャリア速度飽和の影響によって、式(1)の $V_G - V_{TH}$ の指数が 2 にならないことがよく知られている。よって、それに式(1)を適用する近似が悪いのは明らかである。そのため、今回用いたサンプルでは PV_{TH1} を用いた測定は困難と判断し、行わなかった。

ここで提案した方法では、大量の同一構造 MOSFET を並列に接続したテスト回路を用意し、それを単体 MOSFET のように測定することによってしきい値電圧の標準偏差を測定できる。探針用パッドは三つでよく、測定も 2 種類のしきい値電圧とスロープ S だけでよい。そのため、簡便なしきい値電圧標準偏差の測定方法と言えよう。しかし、この測定では Δ_{32} を別途測定しておく必要がある、しきい値電圧の分布がガウス分布の場合しか適用できない、特にしきい値電圧の高い MOSFET の特性は測定されないなどの問題も持っている。また図 2 に示すように、この測定方法では σ が小さい場合の曲線の傾きが小さく、大きい $V_{th-shift}$ が得られない。すなわち、 σ が小さい場合の測定感度が低い。図 3 の回帰直線の傾きが 0.5~1.5 と 1 からずれることがあるので、 Δ_{32} が一定という仮定の精度も低いと考えられる。これらの長短所を考慮すると、例えば Δ_{32} が変化しない、同一条件で製造される製品の標準偏差変動を監視するためのテスト回路のような用途があると考えられる。

6. むすび

MOSFET のしきい値電圧が平均値 m を中心に標準偏差 σ でガウス分布していると仮定すると、大量の同一構造 MOSFET を並列に接続した回路のサブスレッ

ショルド電流特性から抽出したしきい値電圧は、 m よりも $q\sigma^2/2nkT$ だけ低くなる。このことを利用して、MOSFET のしきい値電圧の標準偏差の簡単な測定方法を提案した。更に、実際の単体 MOSFET を用いて、この方法によって求めた標準偏差が、個々の MOSFET のしきい値電圧データから求めた標準偏差とよく一致することを確認した。ただ、測定数が少ないためこの確認の精度は高くない。今後、専用のテスト回路を作るなどの方法によって、更に精度の高い確認が必要である。MOSFET の飽和電流特性から抽出したしきい値電圧を用いても同様の測定が可能であるが、実際には $\sqrt{I_{DS}} - V_G$ 特性の線形性が悪いいため十分な精度が得られない。

謝辞 本研究の遂行にあたり、日本電気株式会社マイクロエレクトロニクス研究所・竹内潔博士には、試料の提供など多大な御協力を頂き、また同所大野泰夫博士には貴重な助言を頂いた。厚く御礼申し上げる。

文 献

- [1] T. Mizuno, J. Okamura, and A. Toriumi, "Experimental study of threshold voltage fluctuations using an 8k MOSFET's array," Symp. VLSI Tech., Dig., pp. 41-42, 1993.
- [2] T. Mizuno, J. Okamura, and A. Toriumi, "Experimental study of threshold voltage fluctuation due to statistical variation of channel dopant number in MOSFET's," IEEE Trans. Electron Devices, vol. 41, no. 11, pp. 2216-2221, Nov. 1994.
- [3] T. Himeno, N. Matsukawa, H. Hazama, K. Sakui, M. Oshikiri, K. Masuda, K. Kanda, Y. Itoh, and J. Miyamoto, "A new technique for measuring threshold voltage distribution in flash EEPROM devices," Proc. IEEE ICMTS, pp. 283-287, 1995.
- [4] 大野泰夫, "素子特性分散測定方法," 特許公報: 特公平 7-1300.
- [5] S. M. Sze, "Physics of semiconductor devices," 2nd ed., John Wiley & Sons, pp. 442, 1981.
- [6] R. M. Swanson and J. D. Meindl, "Ion-implanted complementary MOS transistors in low-voltage circuits," IEEE J. Solid-State Circuits, vol. SC-7, no. 2, pp. 146-153, April 1972.
- [7] H-G. Lee, S-Y. Oh, and G. Fuller, "A simple and accurate method to measure the threshold voltage of an enhancement-mode MOSFET," IEEE Trans. Electron Devices, vol. ED-29, no. 2, pp. 346-348, Feb. 1982.

(平成 8 年 3 月 15 日受付, 6 月 5 日再受付)



寺田 和夫 (正員)

昭46早大・理工・応用物理卒。昭48京大大学院・理・物理修士課程了。同年日本電気入社。同社中央研究所、マイクロエレクトロニクス研究所にてシリコンMESFET、MOSFET、DRAMの研究開発に従事。平6広島市立大学・情報科学部教授、現在に至る。

工博。応用物理学会、IEEE各会員。



最上 徹

昭55東北大・理・物理卒。昭57同大大学院・工・電気および通信工学修士課程了。同年日本電気入社。同社マイクロエレクトロニクス研究所にて、シリコンCMOSデバイス、配線プロセスの研究開発に従事、現在に至る。

応用物理学会、IEEE各会員。